

**ОПИСАНИЕ  
ИЗОБРЕТЕНИЯ  
К ПАТЕНТУ**  
(12)

РЕСПУБЛИКА БЕЛАРУСЬ

(19) **ВУ** (11) **6586**

(13) **С1**

(51)<sup>7</sup> **G 06F 7/49**



НАЦИОНАЛЬНЫЙ ЦЕНТР  
ИНТЕЛЛЕКТУАЛЬНОЙ  
СОБСТВЕННОСТИ

(54) **УСТРОЙСТВО ДЛЯ УМНОЖЕНИЯ N ЧИСЕЛ В УНИТАРНЫХ  
КОДАХ ПО МОДУЛЮ ТРИ**

(21) Номер заявки: а 20001025

(22) 2000.11.16

(46) 2004.12.30

(71) Заявитель: Белорусский государственный университет (ВУ)

(72) Авторы: Супрун Валерий Павлович;  
Седун Андрей Максимович (ВУ)

(73) Патентообладатель: Белорусский государственный университет (ВУ)

(57)

Устройство для умножения  $n$  чисел в унитарных кодах по модулю три, содержащее элемент ИЛИ, выход которого соединен с выходом "равно нулю" устройства, отличающееся тем, что содержит элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, элемент ЗАПРЕТ и элемент ИЛИ-НЕ, причем  $i$ -й ( $i = 1, 2, \dots, n$ ) вход элемента ИЛИ соединен с входом "равно нулю"  $i$ -го операнда, а выход соединен с первым входом элемента ИЛИ-НЕ и с входом запрета элемента ЗАПРЕТ, прямой вход которого соединен со вторым входом элемента ИЛИ-НЕ и с выходом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА,  $i$ -й вход которого соединен с входом "равно двум"  $i$ -го операнда, выход элемента ИЛИ-НЕ соединен с выходом "равно единице" устройства, выход которого "равно двум" соединен с выходом элемента ЗАПРЕТ.

(56)

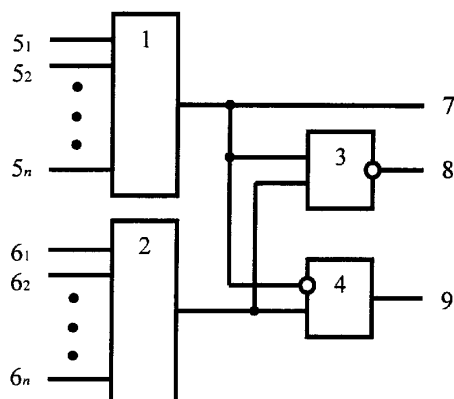
SU 1403060 A1, 1988.

SU 1667054 A1, 1991.

SU 1441395 A1, 1988.

RU 2021630 C1, 1994.

EP 0606611 A2, 1994.



**ВУ 6586 С1**

# ВУ 6586 С1

Изобретение относится к области вычислительной техники и автоматики и может быть использовано для построения систем передачи и переработки дискретной информации.

Известен сумматор унитарных кодов по модулю три, который содержит три элемента ИЛИ, три элемента РАВНОЗНАЧНОСТЬ, шесть входов и три выхода [1].

Недостатком сумматора являются низкие функциональные возможности, поскольку он не выполняет операцию умножения  $n$  чисел в унитарных кодах по модулю три.

Наиболее близким по функциональным возможностям и конструкции техническим решением к предлагаемому является сумматор  $n$  унитарных кодов по модулю  $k$  [2].

Недостатком известного сумматора являются низкие функциональные возможности, так как он не реализует операцию умножения  $n$  унитарных кодов по модулю три.

Изобретение направлено на решение технической задачи расширения функциональных возможностей сумматора  $n$  унитарных кодов по модулю  $k$  за счет реализации операции умножения  $n$  унитарных кодов по модулю три.

Устройство для умножения  $n$  чисел в унитарных кодах по модулю три содержит элемент ИЛИ, выход которого соединен с выходом "равно нулю" устройства. В отличие от прототипа в него дополнительно введены элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, элемент ЗАПРЕТ и элемент ИЛИ-НЕ. Причем  $i$ -й ( $i = 1, 2, \dots, n$ ) вход элемента ИЛИ соединен с входом "равно нулю"  $i$ -го операнда, а выход соединен первым входом элемента ИЛИ-НЕ и с входом запрета элемента ЗАПРЕТ, прямой вход которого соединен со вторым входом элемента ИЛИ-НЕ и с выходом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА,  $i$ -й вход которого соединен с входом "равно двум"  $i$ -го операнда. Выход элемента ИЛИ-НЕ соединен с выходом "равно единице" устройства, выход которого "равно двум" соединен с выходом элемента ЗАПРЕТ.

Основной технический результат изобретения заключается в расширении функциональных возможностей сумматора  $n$  унитарных кодов по модулю  $k$  за счет выполнения операции умножения  $n$  чисел в унитарных кодах по модулю три. Названный технический эффект достигается путем введения в логическую схему сумматора новых логических элементов (элементов ИЛИ-НЕ, ЗАПРЕТ и СЛОЖЕНИЕ ПО МОДУЛЮ ДВА), а также изменением межсоединений элементов в схеме сумматора.

На чертеже (фиг. 1) представлена логическая схема устройства для умножения  $n$  чисел в унитарных кодах по модулю три.

Устройство для умножения  $n$  чисел в унитарных кодах по модулю три содержит элемент ИЛИ 1, элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА 2, элемент ИЛИ-НЕ 3, элемент ЗАПРЕТ 4,  $2n$  входов  $5_1, 5_2, \dots, 5_n$  и  $6_1, 6_2, \dots, 6_n$ , три выхода 7, 8 и 9.

Устройство для умножения  $n$  чисел в унитарных кодах по модулю три работает следующим образом. На входы  $5_1, 5_2, \dots, 5_n$  и  $6_1, 6_2, \dots, 6_n$  устройства поступают соответственно разряды "равно нулю" и "равно двум" операндов  $X_1 = (x_0^1, x_1^1, x_2^1)$ ,  $X_2 = (x_0^2, x_1^2, x_2^2)$ , ...,  $X_n = (x_0^n, x_1^n, x_2^n)$ , где  $x_0^1, x_0^2, \dots, x_0^n, x_1^1, x_1^2, \dots, x_1^n, x_2^1, x_2^2, \dots, x_2^n \in \{0, 1\}$ . При этом  $x_k^1 = 1$  тогда и только тогда, когда  $X_i = k \pmod{3}$ , где  $i = 1, 2, \dots, n$  и  $k \in \{0, 1, 2\}$ . На выходах устройства 7, 8 и 9 формируется унитарный двоичный код результата умножения  $P = X_1 * X_2 * \dots * X_n \pmod{3}$ , где  $P = (p_0, p_1, p_2)$  и  $p_0, p_1, p_2 \in \{0, 1\}$ . При этом  $p_k = 1$  тогда и только тогда, когда  $X_1 * X_2 * \dots * X_n = k \pmod{3}$  и  $k = 0, 1, 2$ .

Первообразная устройства для умножения  $n$  чисел в унитарных кодах по модулю три имеет вид

$$p_0 = x_0^1 \vee x_0^2 \vee \dots \vee x_0^n,$$
$$p_1 = \overline{(x_0^1 \vee x_0^2 \vee \dots \vee x_0^n) \vee (x_2^1 \oplus x_2^2 \oplus \dots \oplus x_2^n)},$$

# BY 6586 C1

$$p_2 = \overline{(x_0^1 \vee x_0^2 \vee \dots \vee x_0^n)} \& (x_2^1 \oplus x_2^2 \oplus \dots \oplus x_2^n).$$

Достоинством устройства для умножения  $n$  чисел в унитарных кодах по модулю три является низкая конструктивная сложность устройства по числу входов логических элементов, а также высокое быстродействие, определяемое глубиной логической схемы устройства. Так, сложность устройства равна  $2n + 4$ , а быстродействие составляет  $2\tau$ , где  $\tau$  - усредненная задержка на один логический элемент.

Источники информации:

1. Патент Республики Беларусь № 3270, МПК G 06F 7/49 // БИ № 1. - 2000. - С. 187.
2. А.с. № 1403060 СССР, МПК G 06F 7/49 // БИ № 22. - 1988. - С. 179 (прототип).