

**ОПИСАНИЕ
ИЗОБРЕТЕНИЯ
К ПАТЕНТУ**
(12)

РЕСПУБЛИКА БЕЛАРУСЬ



(19) **ВУ** (11) **2119**
(13) **С1**
(51)⁶ **G 06F 7/00**

ГОСУДАРСТВЕННЫЙ ПАТЕНТНЫЙ
КОМИТЕТ РЕСПУБЛИКИ БЕЛАРУСЬ

(54) **УСТРОЙСТВО ДЛЯ ВЫЧИСЛЕНИЯ СИММЕТРИЧЕСКИХ БУЛЕВЫХ
ФУНКЦИЙ**

(21) Номер заявки: 950164
(22) 28.03.1995
(46) 30.06.1998

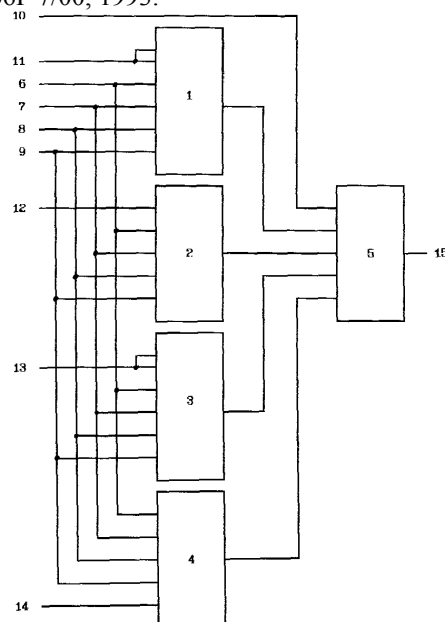
(71) Заявитель: Белорусский государственный университет (ВУ)
(72) Авторы: Супрун В.П., Седун А.М. (ВУ)
(73) Патентообладатель: Белорусский государственный университет (ВУ)

(57)

Устройство для вычисления симметрических булевых функций, содержащее элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, элемент И и элемент ИЛИ, входы которого с первого по четвертый соединены соответственно с первым по четвертый информационными входами устройства, первый настроечный вход которого соединен с первым входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, а второй настроечный вход соединен с первым входом элемента И, выход которого соединен со вторым входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, выход которого является выходом устройства, **отличающееся** тем, что дополнительно введены мажоритарный элемент с порогом два и мажоритарный элемент с порогом пять, входы которого с первого по четвертый соединены соответственно с первым по четвертый входами мажоритарного элемента с порогом два, со вторым по пятый входами элемента И и с первым по четвертый информационными входами устройства, третий настроечный вход которого соединен с пятым и шестым входами мажоритарного элемента с порогом два, четвертый настроечный вход соединен с пятым и шестым входами мажоритарного элемента с порогом пять, а пятый настроечный вход - с пятым входом элемента ИЛИ, выход которого соединен с третьим входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, четвертый вход которого соединен с выходом мажоритарного элемента с порогом два, а пятый вход - с выходом мажоритарного элемента с порогом пять.

(56)

1. А.с. СССР 1767496, МКИ G06F 7/00, 1992.
2. А.с. СССР 1832270, МКИ G06F 7/00, 1993.



Изобретение относится к области вычислительной техники и микроэлектроники и предназначено для реализации симметрических булевых функций четырех переменных.

ВУ 2119 С1

Известно устройство для вычисления симметрических булевых функций четырех переменных, содержащее четыре элемента ИЛИ-НЕ, мажоритарные элементы с порогами два и три, четыре элемента И, четыре информационных и пять настроечных входов, один выход [1]. Сложность устройства (по числу входов логических элементов) равна 34, а быстродействие, определяемое глубиной схемы, составляет 3τ , где τ - задержка на вентиль.

Недостатком устройства является высокая конструктивная сложность и низкое быстродействие.

Наиболее близким по функциональным возможностям и конструкции техническим решением к предлагаемому является устройство для вычисления симметрических булевых функций четырех переменных, содержащее два элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, мажоритарный элемент с порогом три, четыре элемента И, элемент ИЛИ, четыре информационных и пять настроечных входов, один выход [2]. Сложность устройства равна 26, а быстродействие - 3τ .

Недостатком известного устройства для вычисления симметрических нулевых функций является низкое быстродействие.

Изобретение направлено на решение технической задачи повышения быстродействия устройства для вычисления симметрических булевых функций четырех переменных.

Устройство для вычисления симметрических булевых функций содержит элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, элемент И и элемент ИЛИ, входы которого с первого по четвертый соединены соответственно с первым по четвертый информационными входами устройства. Первый настроечный вход устройства соединен с первым входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, а второй настроечный вход соединен с первым входом элемента И, выход которого соединен со вторым входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, выход которого является выходом устройства. В отличие от прототипа в устройство дополнительно введены мажоритарный элемент с порогом два и мажоритарный элемент с порогом пять. Входы мажоритарного элемента с порогом пять с первого по четвертый соединены соответственно с первым по четвертый входами мажоритарного элемента с порогом два, со вторым по пятый входами элемента И и с первым по четвертый информационными входами устройства. Третий настроечный вход устройства соединен с пятым и шестым входами мажоритарного элемента с порогом два, четвертый настроечный вход соединен с пятым и шестым входами мажоритарного элемента с порогом пять, а пятый настроечный вход - с пятым входом элемента ИЛИ. Выход элемента ИЛИ соединен с третьим входом элемента СЛОЖЕНИЕ ПО МОДУЛЮ ДВА, четвертый вход которого соединен с выходом мажоритарного элемента с порогом два, а пятый вход - с выходом мажоритарного элемента с порогом пять.

Основной технической результат изобретения заключается в повышении быстродействия устройства для вычисления симметрических булевых функций четырех переменных. Названный технический результат достигается путем дополнительного введения мажоритарного элемента с порогом два и мажоритарного элемента с порогом пять, а также изменением межсоединений элементов в схеме устройства.

На чертеже представлена схема устройства для вычисления симметрических булевых функций четырех переменных.

Устройство для вычисления симметрических булевых функций содержит мажоритарный элемент с порогом два 1, элемент ИЛИ 2, мажоритарный элемент с порогом пять 3, элемент И 4, элемент СЛОЖЕНИЕ ПО МОДУЛЮ ДВА 5, четыре информационных входов 6, 7, 8 и 9, пять настроечных входов 10, 11, 12, 13 и 14, выход 15.

Устройство для вычисления симметрических булевых функций работает следующим образом. На информационные входы 6, 7, 8 и 9 поступают двоичные переменные x_1, x_2, x_3 и x_4 (в произвольном порядке); на настроечные входы 10, 11, 12, 13 и 14 - сигналы настройки u_1, u_2, u_3, u_4 и u_5 , значения которых принадлежат множеству $\{0,1\}$. На выходе 15 реализуется симметрическая булева функция $F=F(x_1, x_2, x_3, x_4)$, определяемая вектором настройки $U=(u_1, u_2, u_3, u_4, u_5)$.

Первообразная устройства для вычисления симметрических булевых функций четырех переменных имеет следующий вид:

$$F(x_1, x_2, x_3, x_4, u_1, u_2, u_3, u_4, u_5) = u_1 \oplus (u_2 \vee x_1x_2 \vee x_1x_3 \vee x_1x_4 \vee x_2x_3 \vee x_2x_4 \vee x_3x_4) \oplus (u_3 \vee x_1 \vee x_2 \vee x_3 \vee x_4) \oplus u_4 (x_1x_2x_3 \vee x_1x_2x_4 \vee x_1x_3x_4 \vee x_2x_3x_4) \oplus u_5x_1x_2x_3x_4.$$

Поясним алгоритм настройки. Известно (см. Лупанов О.Б. Об одном подходе к синтезу управляющих систем - принципе локального кодирования // Проблемы кибернетики. - М.: Наука, 1965, вып.14), что произвольная симметрическая булева функция n переменных $F=F(x_1, x_2, \dots, x_n)$ однозначно определяется $(n+1)$ -разрядным двоичным кодом $\pi(F)=(\pi_0, \pi_1, \dots, \pi_n)$, где π_i - значение функции F на (любом) наборе переменных x_1, x_2, \dots, x_n , содержащем ровно i единиц ($0 \leq i \leq n$).

